



Vicerrectoría Académica
Dirección Curricular y de Docencia
Formato para la Elaboración de Microdiseños de Cursos

1 Identificación del Curso			
1.1 Código	1.2 Nombre del Curso	1.3 Pre-Requisito	1.4 Co-Requisito
011926	Diseño de Sistemas Digitales	Circuitos Digitales	
1.5 No. Créditos	1.6 HAD	1.7 HTI	1.8 HAD:HTI
3	3	6	1:2
1.9 Horas presenciales aula clase	1.10 Horas presenciales laboratorio/Salida campo	1.11 Horas Virtuales	1.12 Total Horas HAD
1	1	1	3
Obligatorio <input checked="" type="checkbox"/>	Optativo <input type="checkbox"/>	Libre <input type="checkbox"/>	
Teórico <input type="checkbox"/>	Practico <input type="checkbox"/>	Teórico/Practico <input checked="" type="checkbox"/>	
1.13 Unidad Académica Responsable del Curso			
Programa de Ingeniería Electrónica			
1.14 Área de Formación			
Ingeniería Aplicada			
1.15 Componente			No aplica
Sistemas Digitales			<input type="checkbox"/>

2 Justificación del Curso
<p>El diseño de sistemas digitales ha ganado mayor relevancia en la electrónica moderna debido a la creciente complejidad de los circuitos integrados y al amplio rango de aplicaciones que requieren circuitos digitales y mixtos de variadas características. El flujo moderno de sistemas digitales se fundamenta en el uso de lenguajes de descripción de hardware para acelerar y facilitar el diseño, prototipado y prueba de circuitos en todos los niveles de integración. Siendo así, una importante herramienta de la electrónica digital actual, y más específicamente de la microelectrónica.</p> <p>En este curso se estudian los principales pasos del flujo moderno de circuitos integrados digitales. Adicionalmente se analizan, diseñan, simulan y prueban sistemas digitales de baja complejidad utilizando lenguajes de descripción de hardware como VHDL y Verilog. Por último, el uso de FPGAs aporta a la consolidación de los conocimientos y habilidades necesarias para que los estudiantes apliquen los principios del diseño digital moderno.</p>

3 Competencias por Desarrollar

3.1 Competencias Genéricas

- Capacidad de resolver problemas de ingeniería mediante el uso de las matemáticas.
- Capacidad de desarrollar algoritmos de computación para resolver problemas.
- Habilidad de comunicar ideas efectivamente en forma oral y escrita.
- Habilidad de trabajar en equipo de forma proactiva para el cumplimiento de las metas.
- Capacidad de aplicar metodologías para el diseño de ingeniería.

3.2 Competencias Específicas

- Identificar los principales pasos del diseño de circuitos integrados y cómo estos se relacionan entre sí para constituir el llamado flujo moderno de circuitos integrados digitales.
- Reconocer las arquitecturas y características de los dispositivos lógicos programables como las FPGAs y CPLDs en el diseño de sistemas digitales.
- Entender la estructura y lógica de programación de los lenguajes de descripción de hardware (HDL) como VHDL y Verilog.
- Describir sistemas digitales combinacionales y secuenciales de media complejidad utilizando lenguajes de descripción de hardware HDLs.
- Verificar el funcionamiento de sistemas digitales de media complejidad mediante el uso de *testbenches*.

4 Resultados de Aprendizaje del Curso

1. Reconoce los pasos del flujo moderno para el diseño de sistemas digitales y la relación de las entradas/salidas de cada proceso.
2. Entiende el proceso de descripción de hardware mediante lenguajes HDLs en la concepción de circuitos combinacionales y secuenciales.
3. Utiliza un lenguaje de descripción de hardware (VHDL) para el diseño y verificación de sistemas digitales de media complejidad.



Vicerrectoría Académica
Dirección Curricular y de Docencia
Formato para la Elaboración de Microdiseños de Cursos

5 Programación del Curso									
Unidad Temática	Semana	Contenido de Aprendizaje	Evidencias	Actividades Aprendizaje	HAD		HTI		Total Horas
					Aula Clase	Espacio Virtual	Trabajo dirigido	Trabajo Independiente	
Introducción al Diseño Digital Moderno	1 y 2	1.1 Definiciones 1.2 Técnicas de diseño de sistemas digitales 1.2.1 Circuitos Digitales Discretos 1.2.2 Sistemas Digitales Programables 1.2.3 Circuitos Integrados de Aplicación Específica (ASICs) 1.3 Diseño Asistido por Computador (CAD) y Herramientas para la Automatización de Diseño Electrónico (EDA) 1.4 Metodologías de Diseño 1.4.1 Diseño <i>Top-Down</i> 1.4.2 Diseño <i>Half-Custom</i> 1.4.3 Diseño <i>Full-Custom</i> 1.5 Flujo de Diseño Digital Moderno 1.5.1 Características e historia del diseño digital 1.5.2 Pasos del Flujo de Diseño Digital 1.5.3 Entradas y salidas de cada paso 1.6 Dispositivos Lógicos Programables 1.6.1 Arquitecturas y características de las ROM, PAL, PLA y CPLD 1.6.2 Arquitectura y características de las FPGAs 1.6.3 Principales usos y fabricantes de FPGA	Taller y Evaluación 1	Evaluación diagnóstica. Debates en clases.	4	2	2	10	18
Descripción de Hardware con	3, 4 y 5	2.1 Lógica Programable 2.1.1 Características y Aplicaciones	Talleres. Laboratorio	Revisión teórica.	6	3	6	12	27

Formato para la Elaboración de Microdiseños de Cursos

HDL	<p>2.1.2 Programación en Hardware vs. Programación en software</p> <p>2.2 Definiciones generales</p> <p>2.2.1 Historia de los Lenguajes de Descripción de Hardware - HDL</p> <p>2.2.2 Características y ventajas de <i>Very-High Speed Integrated Circuit Hardware Description Language</i> (VHDL)</p> <p>2.2.3 Características y ventajas de Verilog</p> <p>2.3 Abstracción en HDL</p> <p>2.3.1 Niveles de abstracción del diseño</p> <p>2.3.2 Uso de HDL para la descripción y simulación en el Flujo de Diseño Digital Moderno</p> <p>2.3.3 Diagrama "Y" (Diagrama de <i>Gajski y Kuhn's</i>) y su uso en una metodología de diseño <i>top-down</i></p> <p>2.4 Introducción a VHDL</p> <p>2.4.1 Tipos de datos más comunes en VHDL</p> <p>2.4.2 Tipos de operadores en VHDL</p> <p>2.4.3 Anatomía de un archivo VHDL</p> <p>2.4.4 Bibliotecas y paquetes estándar IEEE</p> <p>2.4.5 La Entidad: definición y características generales</p> <p>2.4.6 La Arquitectura: definición y características generales</p> <p>2.4.6.1 Declaración de señales</p> <p>2.4.6.2 Declaración de constantes y variables</p> <p>2.4.7 Diferencias entre el diseño estructural y el funcional</p> <p>2.5 Modelamiento de sistemas digitales en VHDL</p> <p>2.6 Asignación de señales</p> <p>2.6.1 Asignación concurrente de señales</p> <p>2.6.2 Asignación condicional de señales</p> <p>2.6.3 Asignación de señales seleccionadas</p> <p>2.6.4 Asignación de señales con atraso</p>	1	Ejercicios en HDL.					
-----	---	---	--------------------	--	--	--	--	--

Formato para la Elaboración de Microdiseños de Cursos

		<p>2.7 Diseño Estructural en VHDL</p> <p>2.7.1 Declaración e instanciación de componentes</p> <p>2.7.2 Mapeamiento posicional y explícito</p> <p>2.7.3 Instanciación de entidades o instanciación directa</p>							
<p>Sistemas Combinacionales en VHDL</p>	<p>6, 7 y 8</p>	<p>3.1 Verificación y simulación en VHDL</p> <p>3.2 Descripción de banca de pruebas (<i>test benches</i>) en VHDL</p> <p>3.2.1 Uso de reportes: <i>Report Statement</i> y <i>Assert Statement</i></p> <p>3.2.2 Vectores de prueba mediante la lectura de archivos</p> <p>3.2.3 Escritura de archivos con los resultados de la simulación</p> <p>3.3 Descripción de circuitos combinacionales de baja complejidad en VHDL</p> <p>3.3.1 Codificadores y decodificadores en VHDL</p> <p>3.3.2 Multiplexores y demultiplexores en VHDL</p> <p>3.3.2.1 Diseño funcional y estructural de multiplexores</p> <p>3.3.2.2 Implementación de funciones lógicas con multiplexores</p> <p>3.3.3 Diseño de codificadores y decodificadores</p> <p>3.4 Construcciones de programación condicional para sistemas combinacionales</p> <p>3.4.1 Afirmaciones <i>If/Then</i></p> <p>3.4.2 Afirmación <i>Case</i></p> <p>3.4.3 Uso de ciclos: <i>Infinite</i>, <i>While</i> y <i>For</i></p> <p>3.5 Circuitos aritméticos en VHDL</p> <p>3.5.1 Arquitecturas de sumadores</p> <p>3.5.1.1 Diseño estructural de circuitos sumadores</p> <p>3.5.2 Diseño estructural de circuitos restadores</p>	<p>Talleres prácticos. Laboratorio 2.</p>	<p>Revisión de la teoría y material de estudio. Desarrollo de ejercicios en HDL.</p>	<p>6</p>	<p>3</p>	<p>6</p>	<p>12</p>	<p>27</p>

Formato para la Elaboración de Microdiseños de Cursos

		<p>3.5.3 Diseño estructural de circuitos multiplicadores</p> <p>3.5.4 Diseño estructural de circuitos divisores</p> <p>3.5.5 Operaciones aritméticas en VHDL con escalares y vectores</p> <p>3.6 Diseño de Unidad Aritmético-Lógica en VHDL</p> <p>3.7 Proyecto y programación en FPGA</p>							
Sistemas Secuenciales en VHDL	9, 10, 11 y 12	<p>4.1 Definiciones generales de circuitos síncronos y asíncronos</p> <p>4.2 Uso de la estructura Proceso para describir circuitos secuenciales síncronos</p> <p>4.2.1 Atributos de señales en VHDL</p> <p>4.2.2 Modelamiento de la señal de reloj en VHDL</p> <p>4.3 Modelamiento de dispositivos de almacenamiento en VHDL</p> <p>4.3.1 Descripción y prueba de <i>latches</i> y <i>flip-flops</i>.</p> <p>4.3.2 Diseño de <i>flip-flop tipo D</i> con reset síncrono y asíncrono.</p> <p>4.3.3 Diseño de <i>flip-flops tipo D</i> con reset y preset asíncrono.</p> <p>4.3.4 Diseño de <i>flip-flop tipo D</i> con <i>enable</i> síncrono.</p> <p>4.4 Modelamiento RTL</p> <p>4.4.1 Diseño de registros en VHDL.</p> <p>4.4.2 Diseño de registros de desplazamiento en VHDL.</p> <p>4.5 Modelamiento de contadores en VHDL</p> <p>4.5.1 Contadores en VHDL utilizando los tipos de datos: UNSIGNED, INTEGER y STD_LOGIC_VECTOR</p> <p>4.5.2 Contadores con Habilitadores</p> <p>4.5.3 Contadores con Carga</p> <p>4.6 Modelamiento de Divisores de Frecuencia en VHDL</p> <p>4.6.1 Definiciones generales</p>	Taller Práctico. Laboratorio 3. Laboratorio 4.	Revisión de la teoría y material de estudio. Desarrollo de ejercicios en HDL.	8	4	8	16	36

Formato para la Elaboración de Microdiseños de Cursos

		<p>4.6.2 Aplicaciones y uso en FPGAs</p> <p>4.7 Modelamiento de Máquinas de Estados Finitos (FSM) en VHDL</p> <p>4.7.1 Definiciones y revisión conceptual de las FSMs</p> <p>4.7.2 Modelos para describir Máquinas de Estados en VHDL</p> <p>4.7.3 Modelado de Estados con tipos de datos enumerados y definidos por el usuario</p> <p>4.7.4 Descripción de Máquinas de Estado con tres Procesos</p> <p>4.7.4.1 Proceso de Memoria de Estados</p> <p>4.7.4.2 Proceso de la Lógica del Siguiete Estado</p> <p>4.7.4.3 Proceso de Lógica de Salida</p> <p>4.7.5 Descripción de <i>testbenches</i> para Máquinas de Estados Finitos</p> <p>4.8 Descripción de circuitos en VHDL utilizando Máquinas de Estados Finitos</p> <p>4.8.1 Detector de secuencias binarias en serie</p> <p>4.8.2 Contador binario unidireccional</p> <p>4.8.3 Contador binario bidireccional</p>							
Diseño de Sistemas Complejos en VHDL	de 13 y 14 en	<p>5.1 Arquitectura de Computadores</p> <p>5.2 Diseño de Datapath.</p> <p>5.2.1 Diseño de la Unidad de Control.</p> <p>5.3 Manejo de subestados en máquinas de estado complejas.</p> <p>5.4 Proyecto de aplicación de sistemas digitales complejos.</p>	Evaluación teórica. Proyecto final.	Simulaciones y desarrollo del proyecto.	4	2	4	8	18
Total					28	14	26	58	126
Créditos Académicos					3				

6 Prácticas de campo (Laboratorios y Salida de Campo)

Unidad Temática	Fundamentación Teórica	Evidencias	Actividades Aprendizaje	Recursos	Tiempo (h)	Semana

7 Mecanismos de Evaluación del Aprendizaje

Resultado de Aprendizaje	Mediación de Evaluación	Mecanismos, Criterios y/o Rúbricas	Semana de Evaluación
Reconoce los pasos del flujo moderno para el diseño de sistemas digitales y la relación de las entradas/salidas de cada proceso.	Aulas virtuales, software especializado, presentaciones magistrales, bases de datos de consulta bibliográfica	Taller y evaluación escrita.	Semana 5
Entiende el proceso de descripción de hardware mediante lenguajes HDLs en la concepción de circuitos combinacionales y secuenciales.	Aulas virtuales, software especializado, bases de datos de consulta bibliográfica	Talleres y prácticas de laboratorio	Semana 10
Utiliza un lenguaje de descripción de hardware (VHDL) para el diseño y verificación de sistemas digitales de media complejidad.	Aulas virtuales, software especializado, informes de laboratorio	Prácticas de laboratorio e informe de proyecto final	Semana 15

8 Valoración de los Resultados de Aprendizaje

Valoración	Sobresaliente	Destacado	Satisfactorio	Básico	No Cumplimiento
Fundamentos Cualitativos					
Reconoce los pasos del flujo moderno para el diseño de sistemas digitales y la relación de las entradas/salidas de cada proceso.	Demuestra excelente dominio en el reconocimiento de todos los pasos del flujo moderno para el diseño de sistemas digitales, identificando correctamente las entradas y salidas que produce cada proceso.	Demuestra dominio en el reconocimiento de los pasos del flujo moderno para el diseño de sistemas digitales, identificando correctamente las entradas y salidas que produce cada proceso.	Reconoce los principales pasos del flujo moderno para el diseño de sistemas digitales, identificando de forma correcta las entradas y salidas que produce cada proceso.	Reconoce de forma aceptable los principales pasos del flujo moderno para el diseño de sistemas digitales y es capaz de identificar la mayoría de las entradas y salidas que produce cada proceso.	No reconoce los pasos del flujo moderno para el diseño de sistemas digitales ni la relación de las entradas/salidas de cada proceso.
Entiende el proceso de descripción de hardware mediante lenguajes HDLs en la concepción de circuitos combinacionales y secuenciales.	Demuestra un excelente entendimiento del proceso de descripción de hardware mediante lenguajes HDLs para la concepción de circuitos combinacionales y secuenciales.	Demuestra un destacado entendimiento del proceso de descripción de hardware mediante lenguajes HDLs para la concepción de circuitos combinacionales y secuenciales.	Entiende el proceso de descripción de hardware mediante lenguajes HDLs para la concepción de circuitos combinacionales y secuenciales.	Entiende las generalidades del proceso de descripción de hardware mediante lenguajes HDLs para la concepción de circuitos combinacionales y secuenciales.	No entiende el proceso de descripción de hardware mediante lenguajes HDLs en la concepción de circuitos combinacionales y secuenciales.
Utiliza un lenguaje de descripción de hardware (VHDL) para el diseño y verificación de sistemas digitales de media complejidad.	Demuestra gran habilidad en el uso de lenguaje de descripción de hardware (VHDL) para el diseño y verificación de sistemas digitales de media complejidad.	Utiliza de forma destacada un lenguaje de descripción de hardware (VHDL) para el diseño y verificación de sistemas digitales de media complejidad.	Utiliza correctamente un lenguaje de descripción de hardware (VHDL) para el diseño y verificación de sistemas digitales de media complejidad.	Utiliza un lenguaje de descripción de hardware (VHDL) para diseñar o verificar sistemas digitales de media complejidad.	No utiliza un lenguaje de descripción de hardware (VHDL) para el diseño y verificación de sistemas digitales de media complejidad.



Vicerrectoría Académica
Dirección Curricular y de Docencia
Formato para la Elaboración de Microdiseños de Cursos

9 Recursos Educativos y Herramientas TIC			
N	Nombre	Justificación	Contenido de Aprendizaje
	Brightspace	Desarrollo del aula virtual	Todos
	MS Teams	Complemento al aula virtual	Todos
	EDA Playground (edaplayground.com)	Descripción y verificación de sistemas digitales en VHDL	Todos
	Xilinx ISE Design Suite	Descripción y verificación de sistemas digitales en VHDL para programar FPGAs de Xilinx/AMD	Todos
	FPGA Xilinx	Implementación de sistemas digitales	Todos
	Video beam / Televisor	Proyección de material audiovisual para desarrollo de contenidos y actividades	Todos

10 Referencias Bibliográficas
<i>Thomas L. Floyd (1997). Fundamentos de Sistemas Digitales. Prentice Hall.</i>
<i>Brock J. LaMeres (2019). Introduction to Logic Circuits & Logic Design with VHDL. Springer, Cham.</i>
<i>Eduardo Augusto Bezerra, Djones Vinicius Lettnin (2014). Synthesizable VHDL Design for FPGAs. Springer Cham.</i>

Director de Programa

Decano Facultad